



日本国特許庁

JAPAN PATENT OFFICE

SN: 09/993,698
K. SAKUMA
Filed: 11/27/2001
DN: 20-4933P
PSKB 703-225-8000

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年10月12日

出願番号

Application Number:

特願2001-315263

出願人

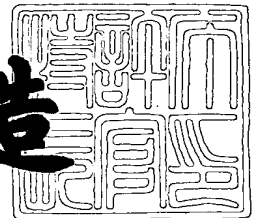
Applicant(s):

シャープ株式会社

2001年11月 2日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3096908

【書類名】 特許願

【整理番号】 179185

【提出日】 平成13年10月12日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 1/32
H03G 3/00

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 作野 圭一

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 葆

【選任した代理人】

【識別番号】 100084146

【弁理士】

【氏名又は名称】 山崎 宏

【先の出願に基づく優先権主張】

【出願番号】 特願2000-359218

【出願日】 平成12年11月27日

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0003090

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電力増幅回路およびそれを用いた通信装置

【特許請求の範囲】

【請求項 1】 電力増幅器と、上記電力増幅器の信号入力端子と信号出力端子との間に接続された負帰還回路とを備えた電力増幅回路であって、

上記負帰還回路のインピーダンスがその負帰還回路の両端に生じる信号電圧に依存することを特徴とする電力増幅回路。

【請求項 2】 請求項 1 に記載の電力増幅回路において、

上記負帰還回路のインピーダンスは、その負帰還回路の両端に生じる信号電圧の増大に伴って増大することを特徴とする電力増幅回路。

【請求項 3】 請求項 1 または 2 に記載の電力増幅回路において、

上記負帰還回路は、ダイオードとキャパシタンス素子との直列接続回路であることを特徴とする電力増幅回路。

【請求項 4】 請求項 1 または 2 に記載の電力増幅回路において、

上記負帰還回路は、ダイオードとキャパシタンス素子と帰還抵抗とが直列に接続された直列接続回路であることを特徴とする電力増幅回路。

【請求項 5】 請求項 1 または 2 に記載の電力増幅回路において、

上記負帰還回路は、第 1 のダイオードおよび第 2 のダイオードが順方向が互いに対向するように直列に接続された直列接続回路であることを特徴とする電力増幅回路。

【請求項 6】 請求項 5 に記載の電力増幅回路において、

上記第 1 , 第 2 のダイオードによる直列接続回路は、1 つのバイポーラトランジスタのベース-エミッタ間接合およびベース-コレクタ間接合で構成されていることを特徴とする電力増幅回路。

【請求項 7】 請求項 5 に記載の電力増幅回路において、

上記第 1 , 第 2 のダイオードによる直列接続回路は、第 1 のバイポーラトランジスタのベース、コレクタおよびエミッタのうちの 2 端子間の接合および第 2 のバイポーラトランジスタのベース、コレクタおよびエミッタのうちの 2 端子間の接合で構成されていることを特徴とする電力増幅回路。

【請求項 8】 請求項 5 に記載の電力増幅回路において、

上記第 1, 第 2 のダイオードによる直列接続回路は、第 1 の電界効果トランジスタのゲート, ドレインおよびソースのうちの 2 端子間の接合および第 2 の電界効果トランジスタのゲート, ドレインおよびソースのうちの 2 端子間の接合で構成されていることを特徴とする電力増幅回路。

【請求項 9】 請求項 5 乃至 8 のいずれか 1 つに記載の電力増幅回路において、

上記第 2 のダイオードは、上記第 1 のダイオードよりも大きな接合面積を有することを特徴とする電力増幅回路。

【請求項 10】 電力増幅器と、上記電力増幅器の接地用端子と接地との間に接続された負帰還回路とを備えた電力増幅回路であって、

上記負帰還回路のインピーダンスはその負帰還回路の両端に生じる信号電圧に依存することを特徴とする電力増幅回路。

【請求項 11】 請求項 10 に記載の電力増幅回路において、

上記負帰還回路のインピーダンスは、その負帰還回路の両端に生じる信号電圧の増大に伴って低下することを特徴とする電力増幅回路。

【請求項 12】 請求項 1 または 2 に記載の電力増幅回路において、

上記負帰還回路は、上記ダイオードと上記キャパシタンス素子の直列接続回路または上記ダイオードと上記キャパシタンス素子と帰還抵抗の直列接続回路であって、

上記ダイオードと上記キャパシタンス素子との間の接続点が接地抵抗を介して接地され、

上記ダイオードがバイアスされるように上記直列接続回路の一端に上記電力増幅器のバイアス電源が接続されていることを特徴とする電力増幅回路。

【請求項 13】 請求項 12 に記載の電力増幅回路において、

上記ダイオードは、バイポーラトランジスタのベース, コレクタおよびエミッタのうちの 2 端子間の接合で構成されていることを特徴とする電力増幅回路。

【請求項 14】 請求項 13 に記載の電力増幅回路において、

上記電力増幅器は、バイポーラトランジスタを用いて構成されており、

上記ダイオードを構成するバイポーラトランジスタと上記電力増幅器に用いられたバイポーラトランジスタのバイアス電流の温度特性が略同一であることを特徴とする電力増幅回路。

【請求項 1 5】 請求項 1 2 に記載の電力増幅回路において、

上記ダイオードは、電界効果トランジスタのゲート、ドレインおよびソース間のうちの 2 端子間の接合で構成されていることを特徴とする電力増幅回路。

【請求項 1 6】 請求項 1 乃至 1 5 のいずれか 1 つに記載の電力増幅回路が送信部に用いられることを特徴とする通信装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、通信装置(例えば携帯電話)等に用いられる電力増幅回路に関し、特に低歪増幅を必要とする送信用として用いられる電力増幅回路およびそれを用いた通信装置に関する。

【0 0 0 2】

【従来の技術】

携帯電話や無線 LAN システム等の今日および将来の無線通信システムでは、Q P S K (Quadrature Phase Shift Keying ; 直交位相変調)や O F D M (Orthogonal Frequency Division Multiplex ; 直交周波数分割多重)等のデジタル変復調が主流となっており、これら無線通信システムで使用される電力増幅回路は、低歪み動作が要求されている。加えて、電池駆動端末の低消費電力化のため、電力増幅回路には高効率動作が要求される。このような電力増幅回路に用いられる増幅デバイスとしては、シリコンやガリウムヒ素等の半導体を用いたバイポーラトランジスタや電界効果トランジスタが用いられている。これらバイポーラトランジスタや電界効果トランジスタは、飽和動作に近づくとも効率が向上する特性を有しているが、飽和動作領域では、振幅歪みや位相歪みが増大するため、高効率動作と低歪み動作はトレードオフの関係にある。このトレードオフを克服するために電力増幅器に負帰還をかける手法が知られている。

【0 0 0 3】

図 1 1 は、一般的な負帰還型電力増幅回路を示している。図 1 1 において、1 0 2 は入力信号電力 P_{in} に依存した利得 $G_2(P_{in})$ を有する電力増幅器、1 0 3 はその両端インピーダンスにより帰還量 β を有する負帰還回路であり、電力増幅器 1 0 2 の入出力間に負帰還回路 1 0 3 で並列負帰還をかけることにより、負帰還型電力増幅回路 1 0 1 が構成されている。

【0004】

上記電力増幅器 1 0 2 は、入力信号電力 P_{in} が増大し、出力信号電力 P_{out} が飽和に近づくにつれて、入力信号電力 P_{in} の増大分よりも出力信号電力 P_{out} の増大分が小さくなるため、増幅器の利得 $G_2(P_{in})$ が徐々に低下する。この利得低下は、いわゆる振幅歪であり、高調波歪の発生原因になると共に、キャリアの瞬時振幅が変動するような変調波入力信号を増幅する場合には、瞬時的な各キャリア振幅に対して利得が異なることになり、増幅後の出力信号の波形に歪みが生じ、隣接チャネル漏洩電力の増大などの通信障害を招く。

【0005】

一方、上記電力増幅器 1 0 2 に、負帰還回路 1 0 3 により帰還量 β で負帰還をかけた負帰還型電力増幅回路 1 0 1 の利得 $G_3(P_{in})$ は、

【数 1】

$$G_3(P_{in}) = \frac{G_2(P_{in})}{1 + G_2(P_{in})\beta} \quad \dots\dots\dots (式 1)$$

となる。上記(式 1)から明らかなように、負帰還のループ利得 $G_2(P_{in})\beta$ により、利得は、負帰還をかけない場合の $G_2(P_{in})$ に比して $1/(1 + G_2(P_{in})\beta)$ の因子分低下するが、飽和出力付近では、入力信号電力 P_{in} の増大によって、 $G_2(P_{in})$ が低下する一方でループ利得も低下する。したがって、入力信号電力 P_{in} の増大に伴い上記因子が大きくなるため、負帰還をかけた場合の飽和出力付近での入力信号電力 P_{in} の増大による利得 $G_3(P_{in})$ の低下は、図 1 2 に示すように、負帰還をかけない $G_2(P_{in})$ に比べて緩やかなものになる。このため、上記飽和出力付近では、同一出力信号電力 P_{out} であれば負帰還をかけない場合に比して歪みが小さく、また同じレベルの歪であれば、より飽和に近く動作できるため効率が向上する。

【 0 0 0 6 】

また、(式 1) を P_{in} で微分するとわかるように、

【 数 2 】

$$\frac{d G_3(P_{in})}{d P_{in}} = \frac{\frac{d G_2(P_{in})}{d P_{in}}}{(1 + G_2(P_{in})\beta)^2} \dots\dots\dots (式 2)$$

となり、因子 $1 / (1 + G_2(P_{in})\beta)^2 < 1$ により、電力増幅器 1 0 2 に負帰還をかけることによって、飽和領域での電力増幅回路の利得の低下を抑制することができる。また、 $d G_2(P_{in}) / d P_{in} < 0$ であるために $d G_3(P_{in}) / d P_{in} < 0$ であり、負帰還をかけない場合より緩やかではあるが、入力信号電力 P_{in} が増大した場合の利得の低下傾向は、負帰還をかけない場合と同じである。

【 0 0 0 7 】

また、特開平 8 - 1 1 1 6 1 4 号公報には、図 1 3 に示すように、負帰還回路に負帰還量の制御端子を設け、入力信号電力に応じた制御電圧によって、負帰還量を制御して利得を制御する負帰還可変利得型電力増幅回路が開示されている。図 1 3 において、1 7 1 は増幅用ソース接地 F E T、1 7 3 は帰還用 F E T であり、帰還用 F E T 1 7 3 のソースを増幅用ソース接地 F E T 1 7 1 のゲートに接続し、帰還用 F E T 1 7 3 のゲートを抵抗 1 7 7 を介して制御端子 1 7 9 に接続し、帰還用 F E T 1 7 3 のドレインを制御端子 1 8 1 に接続している。さらに、上記帰還用 F E T 1 7 3 のゲートにコンデンサ 1 7 5 を介して増幅用ソース接地 F E T 1 7 1 のドレインを接続し、帰還用 F E T 1 7 3 とコンデンサ 1 7 5 によって並列負帰還回路を形成している。また、制御端子 1 7 9、1 8 1 をバイパス用のコンデンサ 1 8 3、1 8 5 を介して夫々接地している。さらに、増幅用ソース接地 F E T 1 7 1 のゲートを入力整合回路 1 8 7 を介して信号入力端子 1 9 1 に接続し、増幅用ソース接地 F E T 1 7 1 のドレインを出力整合回路 1 9 3 を介して信号出力端子 1 9 5 に接続している。

【 0 0 0 8 】

上記制御端子 1 7 9 に印加する制御電圧 V_1 または制御端子 1 8 1 に印加する制御電圧 V_2 によって、帰還用 F E T 1 7 3 の相互コンダクタンスを変化させることにより、帰還量を変化させて利得を制御する。そうして、入力信号電力が大

きいときは、制御電圧 V_1 または V_2 によって、帰還用 FET 173 の相互コンダクタンスを大きくし、帰還量が大きくなるように利得を制御(具体的には利得を低減)することによって、電力増幅回路の歪を低減することができる。

【0009】

【発明が解決しようとする課題】

ところが、図 11 に示す負帰還型電力増幅回路では、より飽和に近い動作まで利得の低下を抑制しようとする、帰還量 β を大きく設定しておく必要があり、利得自体の低下をもたらすと共に、利得の低下による電力付加効率 (PAE: Power Added Efficiency) の低下を招くという問題がある。

【0010】

また、図 13 に示す負帰還可変利得型電力増幅回路では、帰還量を制御するための付加的な制御電圧発生手段や入力信号電力検出手段が必要となるので、電力増幅回路の回路構成が複雑になると共に、電力増幅回路の小型化が困難になるという問題がある。また、入力信号電力が大きいときに歪を低減するためには、利得を低く制御することが必要であり、図 11 の負帰還型電力増幅回路と同様に利得の低下による電力付加効率の低下を招くという問題がある。

【0011】

そこで、この発明の目的は、飽和動作に近い状態での入力信号電力の増大による電力増幅器の利得の低下を抑制できると共に、小型化が可能な低歪みで高効率な電力増幅回路およびそれを用いた通信装置を提供することにある。

【0012】

【課題を解決するための手段】

上記目的を達成するため、この発明の電力増幅回路は、電力増幅器と、上記電力増幅器の信号入力端子と信号出力端子との間に接続された負帰還回路とを備えた電力増幅回路であって、上記負帰還回路のインピーダンスがその負帰還回路の両端に生じる信号電圧に依存することを特徴としている。

【0013】

上記構成の電力増幅回路によれば、上記電力増幅器の信号入力端子と信号出力端子との間に接続された上記負帰還回路のインピーダンスが、その負帰還回路の

両端に発生する信号電圧に依存し、上記信号電圧は入力信号電力の増大に伴って増大する。したがって、上記負帰還回路による電力増幅器に対する負帰還量が入力信号電力によって可変となり、その可変特性を調整することにより、所定の出力信号電力付近での入力信号電力または出力信号電力の増大または減少による電力増幅器の利得変動を抑制できると共に、所定出力付近での電力増幅器の歪みを低減できる。なお、上記電力増幅器は、１段であっても他段であってもよい。

【 0 0 1 4 】

また、一実施形態の電力増幅回路は、上記負帰還回路のインピーダンスが、その負帰還回路の両端に生じる信号電圧の増大に伴って増大することを特徴としている。

【 0 0 1 5 】

上記実施形態の電力増幅回路によれば、上記負帰還回路の両端の信号電圧の増大に伴って上記負帰還回路のインピーダンスを増大させることにより、電力増幅器の利得が入力信号電力の増大に伴って低下する飽和動作領域での負帰還量を低減し、上記飽和動作領域での利得低下を抑制することが可能となり、電力増幅器の低歪み動作と高効率動作の両立が可能となる。したがって、例えば通信端末内で電力増幅器の占める消費電力の割合が大きくなる高出力(飽和動作に近い)状態での低消費電力化が可能となり、通信端末の低消費電力化に大きく寄与する。また、この電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【 0 0 1 6 】

また、一実施形態の電力増幅回路は、上記負帰還回路が、ダイオードとキャパシタンス素子との直列接続回路であることを特徴としている。

【 0 0 1 7 】

上記実施形態の電力増幅回路によれば、上記ダイオードとキャパシタンス素子との直列接続回路において、上記ダイオードは、両端信号電圧に対して可変インピーダンス特性を有しているため、負帰還回路のインピーダンスは、その両端に発生する信号電圧に依存する。したがって、上記負帰還回路による電力増幅器に対する負帰還量が入力信号電力によって可変となり、その可変特性を調整するこ

とにより、所定の出力信号電力付近での入力信号電力または出力信号電力の増大または減少による電力増幅器の利得変動を抑制できると共に、所定出力付近での電力増幅器の歪みを低減できる。また、上記負帰還回路による電力増幅器の信号出力端子と信号入力端子との間の直流経路は、上記キャパシタンス素子によって遮断されているので、電力増幅器のバイアス状態を攪乱することもない。また、この電力増幅回路によれば、ダイオードには直流バイアスを印加する必要がなく、ダイオードの付加的なバイアス回路が不要である。さらに、この電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【 0 0 1 8 】

また、一実施形態の電力増幅回路は、上記負帰還回路が、上記負帰還回路は、ダイオードとキャパシタンス素子と帰還抵抗とが直列に接続された直列接続回路であることを特徴としている。

【 0 0 1 9 】

上記実施形態の電力増幅回路によれば、上記帰還抵抗の抵抗値を調整することによって、上記負帰還回路の負帰還量の絶対値およびインピーダンスの変化率を任意に設定できる。

【 0 0 2 0 】

また、一実施形態の電力増幅回路は、上記負帰還回路が、第 1 のダイオードおよび第 2 のダイオードが順方向が互いに対向するように直列に接続された直列接続回路であることを特徴としている。

【 0 0 2 1 】

上記実施形態の電力増幅回路によれば、上記第 1 のダイオードおよび第 2 のダイオードが順方向が互いに対向するように直列に接続された直列接続回路において、上記第 1 , 第 2 のダイオードは、それらの両端電圧に対して可変インピーダンス特性を有しているため、負帰還回路のインピーダンスは、その両端に発生する信号電圧に依存する。したがって、上記負帰還回路による電力増幅器に対する負帰還量が入力信号電力によって可変となり、その可変特性を調整することにより、所定の出力信号電力付近での入力信号電力または出力信号電力の増大または

減少による電力増幅器の利得変動を抑制できると共に、所定出力付近での電力増幅器の歪みを低減できる。また、この電力増幅回路では、上記第1,第2のダイオードが順方向に互いに対向するように接続されているため、いずれのダイオードも直流的には非導通状態にあり、上記負帰還回路による増幅器の信号出力端子と信号入力端子との間の直流経路は遮断されており、キャパシタンス素子を付加しなくても、電力増幅器のバイアス状態を攪乱することもない。また、この電力増幅回路によれば、上記第1,第2のダイオードには直流バイアスを印加する必要がなく、ダイオードの付加的なバイアス回路が不要である。さらに、この電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【 0 0 2 2 】

また、一実施形態の電力増幅回路は、上記第1,第2のダイオードによる直列接続回路が、1つのバイポーラトランジスタのベース-エミッタ間接合およびベース-コレクタ間接合で構成されていることを特徴としている。

【 0 0 2 3 】

上記電力増幅器として、シリコンやガリウムヒ素等の半導体を用いたバイポーラトランジスタや電界効果トランジスタが用いられる。したがって、上記実施形態の電力増幅回路によれば、上記第1,第2のダイオードとして1つのバイポーラトランジスタのベース-エミッタ間接合およびベース-コレクタ間接合を用いると、バイポーラトランジスタ内では、これらの接合は互いに逆方向に接続されており、上記第1,第2のダイオードの直列接続回路と同様の機能を有する。さらに、上記電力増幅器としてのバイポーラトランジスタまたは電界効果トランジスタと、上記第1,第2のダイオードとしてのバイポーラトランジスタとを同一の半導体基板上に形成できるため、電力増幅回路の小型化が可能となる。

【 0 0 2 4 】

また、一実施形態の電力増幅回路は、上記第1,第2のダイオードによる直列接続回路が、第1のバイポーラトランジスタのベース,コレクタおよびエミッタのうちの2端子間の接合および第2のバイポーラトランジスタのベース,コレクタおよびエミッタのうちの2端子間の接合で構成されていることを特徴としてい

る。

【 0 0 2 5 】

上記実施形態の電力増幅回路によれば、上記第 1, 第 2 のダイオードによる直列接続回路を構成する 2 つのバイポーラトランジスタのサイズ等を個別に設定できるので、第 1, 第 2 のダイオードの特性を個別に設定可能であり、より自由度の高い負帰還量の可変特性が得られると共に、上記電力増幅器としての増幅用バイポーラトランジスタまたは電界効果トランジスタと、上記第 1, 第 2 のダイオードによる直列接続回路を構成する 2 つのバイポーラトランジスタとを同一の半導体基板上に形成できるため、電力増幅回路の小型化が可能となる。

【 0 0 2 6 】

また、一実施形態の電力増幅回路は、上記第 1, 第 2 のダイオードによる直列接続回路が、第 1 の電界効果トランジスタのゲート、ドレインおよびソースのうちの 2 端子間の接合および第 2 の電界効果トランジスタのゲート、ドレインおよびソースのうちの 2 端子間の接合で構成されていることを特徴としている。

【 0 0 2 7 】

上記実施形態の電力増幅回路によれば、上記第 1, 第 2 のダイオードによる直列接続回路を構成する 2 つの電界効果トランジスタのサイズ等を個別に設定できるので、上記第 1, 第 2 のダイオードの特性を個別に設定可能であり、より自由度の高い負帰還量の可変特性が得られると共に、上記電力増幅器としてのバイポーラトランジスタまたは電界効果トランジスタと、上記第 1, 第 2 のダイオードによる直列接続回路を構成する 2 つの電界効果トランジスタとを同一の半導体基板上に形成できるため、電力増幅回路の小型化が可能となる。

【 0 0 2 8 】

また、一実施形態の電力増幅回路は、上記第 2 のダイオードが、上記第 1 のダイオードよりも大きな接合面積を有することを特徴としている。

【 0 0 2 9 】

上記実施形態の電力増幅回路によれば、上記第 1, 第 2 のダイオードの接合面積が異なることにより、上記第 1, 第 2 のダイオードが同一である場合に比べ、上記負帰還回路の両端に発生する信号電圧に対する負帰還量の変化を大きくする

ことができ、より自由度の高い負帰還量の変特性が得られる。また、この電力増幅回路では、上記第1,第2のダイオードが等しい接合面積を有する場合の負帰還の変化量を、より接合面積の小さいダイオードで実現することが可能となり、電力増幅回路の小型化が可能となる。これは、以下のように説明できる。

【0030】

図14(A)は、単位接合面積のn倍の大きさのダイオードD1と、単位接合面積のm倍の大きさのダイオードD2とを、順方向が互いに対向するように直列接続した回路を示している。図14(B)は、図14(A)の高周波的な等価回路であり、ダイオードD1は抵抗R1とキャパシタンス素子C1の並列接続回路で表され、ダイオードD2は抵抗R2とキャパシタンス素子C2の並列接続回路で表されている。ここで、単位接合面積当たりのダイオードの抵抗、容量成分をそれぞれ R_o 、 C_o とし、ダイオードD1とD2の総接合面積Kは一定とすると、 $m = K - n$ であり、

【数3】

$$R1 = \frac{R_o}{n}, \quad C1 = n C_o$$

$$R2 = \frac{R_o}{K - n}, \quad C2 = (K - n)C_o$$

である。抵抗R1と容量成分C1の並列接続回路で表されたダイオードD1の両端インピーダンス Z_a は、

【数4】

$$Z_a = \frac{R1 \cdot \left(\frac{1}{j \omega C1} \right)}{R1 + \left(\frac{1}{j \omega C1} \right)} = \frac{\frac{R_o}{n} \cdot \frac{1}{j \omega n C_o}}{\frac{R_o}{n} + \frac{1}{j \omega n C_o}} = \frac{1}{n} \cdot \frac{R_o}{(1 + j \omega R_o C_o)}$$

$$\omega = 2 \pi f$$

となる。fは信号の周波数である。同様に、抵抗R2と容量成分C2の並列接続回路で表されたダイオードD2の両端インピーダンス Z_b は、

【数5】

$$Z_b = \frac{1}{K - n} \cdot \frac{R_o}{(1 + j \omega R_o C_o)}$$

となる。したがって、図 1 4 (B) の等価回路における両端 A - B 間のインピーダンス Z は、

【数 6】

$$\begin{aligned} Z &= Z_a + Z_b \\ &= \left(\frac{1}{n} + \frac{1}{K-n} \right) \cdot \frac{R_o}{1 + j \omega R_o C_o} \\ &= A(n) \cdot \frac{R_o - j \omega C_o R_o^2}{1 + (\omega C_o R_o)^2} \\ A(n) &= \frac{K}{n(K-n)} \end{aligned}$$

となる。

【0 0 3 1】

ダイオードの非線形性により、A 端電圧 V_a または B 端電圧 V_b の変化に応じて単位接合面積当たりのダイオードの抵抗 R_o 、容量成分 C_o が変化するため、インピーダンス Z の実部および虚部も変化することになり、可変インピーダンス特性が得られるが、その変化量は $A(n)$ に比例する。総接合面積 K が一定であれば、 $A(n)$ は、 $0 < n < K$ では、 $n = K/2$ 、すなわち $n = m$ の時に極小点を有する関数となる。したがって、ダイオード D1 と D2 の接合面積を異ならせた方が、同一の接合面積である場合に比べインピーダンス Z の可変量は大きくすることができる。

【0 0 3 2】

また、この発明の電力増幅回路は、電力増幅器と、上記電力増幅器の接地用端子と接地との間に接続された負帰還回路とを備えた電力増幅回路であって、上記負帰還回路のインピーダンスはその負帰還回路の両端に生じる信号電圧に依存することを特徴としている。

【0 0 3 3】

上記構成の電力増幅回路によれば、上記電力増幅器の接地用端子と接地との間に接続された上記負帰還回路のインピーダンスが、その両端に発生する信号電圧に依存し、上記信号電圧は入力信号電力の増大に伴って増大する。したがって、上記負帰還回路による電力増幅器に対する負帰還量が入力信号電力によって可変

となり、その可変特性を調整することにより、所定の出力信号電力付近での入力信号電力または出力信号電力の増大または減少による電力増幅器の利得変動を抑制できると共に、所定出力付近での電力増幅器の歪みを低減できる。

【 0 0 3 4 】

また、一実施形態の電力増幅回路は、上記負帰還回路のインピーダンスが、その負帰還回路の両端に生じる信号電圧の増大に伴って低下することを特徴としている。

【 0 0 3 5 】

上記実施形態の電力増幅回路によれば、上記負帰還回路の両端の信号電圧の増大に伴って上記負帰還回路のインピーダンスを低下させることにより、電力増幅器の利得が入力信号電力の増大に伴って低下する飽和動作領域での負帰還量を低減し、上記飽和動作領域での利得低下を抑制することが可能となり、電力増幅器の低歪み動作と高効率動作の両立が可能となる。したがって、例えば通信端末内で電力増幅器の占める消費電力の割合が大きくなる高出力(飽和動作に近い)状態での低消費電力化が可能となり、通信端末の低消費電力化に大きく寄与する。また、この電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【 0 0 3 6 】

また、一実施形態の電力増幅回路は、上記負帰還回路が、上記ダイオードと上記キャパシタンス素子の直列接続回路または上記ダイオードと上記キャパシタンス素子と帰還抵抗の直列接続回路であって、上記ダイオードと上記キャパシタンス素子との間の接続点が接地抵抗を介して接地され、上記ダイオードがバイアスされるように上記直列接続回路の一端に上記電力増幅器のバイアス電源が接続されていることを特徴としている。

【 0 0 3 7 】

上記実施形態の電力増幅回路によれば、上記ダイオードとキャパシタンス素子との間の接続点を接地抵抗を介して接地すると共に、上記直列接続回路の一端に電力増幅器のバイアス電源を接続することによって、上記バイアス電源からダイオード、接地抵抗を介して接地に至る経路(経路に帰還抵抗を含む場合もある)を

直流的に導通状態にして、バイアス電源によりダイオードにバイアスをかける。そうして、上記バイアス電源の電圧値や上記接地抵抗の抵抗値を調整して、ダイオードのバイアスを調整することによって、そのダイオードの両端信号電圧による可変インピーダンス特性を設定する自由度がより高くなり、増幅器の歪みをさらに低減できる。また、上記負帰還回路がダイオードとキャパシタンス素子と帰還抵抗の直列接続回路である場合、帰還抵抗の抵抗値を調整することによって、負帰還回路の負帰還量の絶対値およびインピーダンスの変化率を任意に設定できる。

【 0 0 3 8 】

また、一実施形態の電力増幅回路は、上記ダイオードは、バイポーラトランジスタのベース、コレクタおよびエミッタのうちの2端子間の接合で構成されていることを特徴としている。

【 0 0 3 9 】

上記実施形態の電力増幅回路によれば、上記電力増幅器の増幅素子としてバイポーラトランジスタを用いている場合には、上記ダイオードをバイポーラトランジスタのベース、コレクタおよびエミッタのうちの2端子間の接合で構成することによって、上記増幅素子としてのバイポーラトランジスタと同一の製造工程でダイオードとして用いるバイポーラトランジスタを製造できるため、製造工程を増やすことなく、電力増幅器の製造工程時に負帰還回路も同時に製造できる。

【 0 0 4 0 】

また、一実施形態の電力増幅回路は、上記電力増幅器が、バイポーラトランジスタを用いて構成されており、上記ダイオードを構成するバイポーラトランジスタと上記電力増幅器に用いられたバイポーラトランジスタのバイアス電流の温度特性が略同一であることを特徴としている。

【 0 0 4 1 】

上記実施形態の電力増幅回路によれば、上記ダイオードを構成するバイポーラトランジスタと上記電力増幅器に用いられたバイポーラトランジスタのバイアス電流の温度特性を略同一にすることによって、温度補償された安定した動作ができる。

【 0 0 4 2 】

また、一実施形態の電力増幅回路は、上記ダイオードが、電界効果トランジスタのゲート、ドレインおよびソース間のうちの2端子間の接合で構成されていることを特徴としている。

【 0 0 4 3 】

上記実施形態の電力増幅回路によれば、上記ダイオードによる直列接続回路を構成する電界効果トランジスタのサイズ等を設定することにより、上記ダイオードの特性を設定可能であり、より自由度の高い負帰還量の可変特性が得られると共に、上記電力増幅器としてのバイポーラトランジスタまたは電界効果トランジスタと、上記ダイオードを構成する電界効果トランジスタとを同一の半導体基板上に形成できるため、電力増幅回路の小型化が可能となる。

【 0 0 4 4 】

また、この発明の通信装置は、上記電力増幅回路が送信部に用いられたことを特徴としている。

【 0 0 4 5 】

上記構成の通信装置によれば、上記電力増幅回路を送信部に用いることによって、小型化ができると共に、送信信号を低歪みかつ低消費電力で増幅することが可能となり、通信装置の低消費電力化ができる。例えば、通信装置として、携帯電話に代表されるリチウムイオン電池やニッケル水素電池等を用いたバッテリ駆動型の携帯端末では、電池切れまでの通信時間延長が重要であり、この電力増幅回路を用いることによる効果が特に高い。また、通信時間が同じであれば、より小型の電池を用いることができ、通信装置の小型化が可能となる。

【 0 0 4 6 】

【発明の実施の形態】

以下、この発明の電力増幅回路およびそれを用いた通信装置を図示の実施の形態により詳細に説明する。

【 0 0 4 7 】

(第1実施形態)

図1は、この発明の第1実施形態の電力増幅回路の回路図を示している。この

電力増幅回路 1 1 は、図 1 に示すように、電力増幅器 1 2 と、その電力増幅器 1 2 の信号入力端子と信号出力端子との間に接続された並列負帰還回路 1 3 で構成されている。上記並列負帰還回路 1 3 は、両端の A 1 - B 1 間にインピーダンス Z 1 を有する。上記電力増幅器 1 2 の信号入力端子に入力された入力信号電力 P_{in} を電力増幅回路 1 1 により増幅し、出力信号電力 P_{out} として出力する。ここで、電力増幅器 1 2 の利得は、入力信号電力 P_{in} に依存し、G₂(P_{in}) と表記する。また、並列負帰還回路 1 2 の帰還量は、入力信号電力 P_{in} に依存し、β(P_{in}, P_{out}) と表記する。この電力増幅回路 1 1 の利得は、入力信号電力 P_{in} の関数として G₁(P_{in}) と表記すると、

【数 7】

$$G_1(P_{in}) = \frac{G_2(P_{in})}{1 + G_2(P_{in})\beta(P_{in}, P_{out})} \quad \dots\dots\dots (式 3)$$

であり、入力信号電力 P_{in} による利得変化は、

【数 8】

$$\frac{d G_1(P_{in})}{d P_{in}} = \frac{\frac{d G_2(P_{in})}{d P_{in}} - \frac{\frac{d \beta(P_{in})}{d P_{in}}}{G_1(P_{in})}}{(1 + G_2(P_{in})\beta(P_{in}))^2} \quad \dots\dots\dots (式 4)$$

となるので、所定の出力信号電力 P_{out} 出力時に帰還量 β の可変特性が、

【数 9】

$$\frac{d \beta(P_{in})}{d P_{in}} = G_2(P_{in}) \frac{d G_2(P_{in})}{d P_{in}}$$

の関係を満たす状態に近くなるようにインピーダンス Z 1 の可変特性を設定すれば、(式 4) の分子がほぼ 0 になり、入力信号電力 P_{in} による利得 G₁(P_{in}) の変動が抑制された電力増幅回路を実現できる。

【0 0 4 8】

また、携帯電話等の無線通信端末では、送信電力が高く、電力増幅回路が飽和動作に近づいたときの歪みが大きな問題となっている。このような飽和動作付近では、増幅器の利得は、入力信号電力の増大に伴って単調に低下する。したがって、この発明のより好ましい実施の形態としては、入力信号電力 P_{in} の増大に伴

ってインピーダンス Z_1 が増大するようなインピーダンス素子を用いる。したがって、利得の出力信号電力 P_{out} 依存性について従来との相違が図 1 2 に示すように、入力信号電力 P_{in} が増大すると、並列負帰還量 $\beta(P_{in})$ が減少するので、飽和動作付近での負帰還ループ利得 $G_2(P_{in})\beta(P_{in})$ が、図 1 1 に示す従来の固定 β の場合より小さくなり、従来の利得 $G_3(P_{in})$ に対して利得 $G_1(P_{in})$ の低下はより高い出力信号電力 P_{out} まで抑制される。

【 0 0 4 9 】

このように、上記電力増幅器 2 がより飽和動作に近い動作でも低歪み動作ができ、低歪みで高効率な電力増幅回路を実現できる。また、負帰還量の可変特性によって、飽和出力付近の入力信号電力 P_{in} の増大に伴う利得低下が抑制できるので、従来の負帰還型電力増幅回路の場合よりも帰還量の絶対値を低減することにより、低歪みを維持しつつ高い利得を得ることも可能となる。また、この第 1 実施形態の電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【 0 0 5 0 】

(第 2 実施形態)

図 2 は、この発明の第 2 実施形態の電力増幅回路の回路図を示している。この電力増幅回路 2 1 は、図 2 に示すように、電力増幅器 2 2 と、その電力増幅器 2 2 の接地端子と接地との間に接続された直列負帰還回路 2 3 で構成されている。上記直列負帰還回路 2 3 は、両端の A 2 - B 2 間にインピーダンス Z_2 を有するインピーダンス素子である。上記電力増幅器 2 2 の信号入力端子に入力された入力信号電力 P_{in} を電力増幅回路 2 1 により増幅し、出力信号電力 P_{out} として出力する。ここで、この電力増幅器 2 2 の利得は、入力信号電力 P_{in} に依存し、 $G_2(P_{in})$ と表記する。また、直列負帰還回路 2 3 の帰還量 β は、入力信号電力 P_{in} に依存し、 $\beta(P_{in})$ と表記する。直列負帰還の場合は、帰還量 β が A 2 - B 2 間に発生する信号電圧に依存し、A 2 - B 2 間のインピーダンス Z_2 が小さいほど帰還量は小さくなる。この電力増幅回路 2 1 の利得は、入力信号電力 P_{in} の関数として $G_1(P_{in})$ と表記すると、第 1 実施形態の場合と同様に、

【数 1 0】

$$G1(P_{in}) = \frac{G2(P_{in})}{1 + G2(P_{in})\beta(P_{in})}$$

であり、所定の出力信号電力 $P_{out}(P_{in})$ 出力時に帰還量 β の可変特性が、

【数 1 1】

$$\frac{d \beta(P_{in})}{d P_{in}} = G2(P_{in}) \frac{d G2(P_{in})}{d P_{in}}$$

の関係を満たす状態に近くなるようにインピーダンス Z_2 の可変特性を設定すれば、第 1 実施形態と同様に、入力信号電力 P_{in} による利得 $G1(P_{in})$ の変動が大きく抑制された低歪み電力増幅回路を実現できる。

【0 0 5 1】

また、この発明のより好ましい実施の形態としては、入力信号電力 P_{in} の増大に伴ってインピーダンス Z_2 が低下するようなインピーダンス素子を用いる。

【0 0 5 2】

したがって、入力信号電力 P_{in} が増大すると、直列負帰還量 $\beta(P_{in})$ が減少するので、飽和動作付近での負帰還ループ利得 $G2(P_{in})\beta(P_{in})$ が固定 β の場合より小さくなり、利得 $G1(P_{in})$ の低下は、より高い出力信号電力 P_{out} まで抑制される。

【0 0 5 3】

このように、電力増幅器 2 がより飽和動作に近い動作でも低歪み動作ができると共に、低歪で高効率な電力増幅回路を実現できる。また、負帰還量の可変特性によって、飽和出力付近の入力信号電力 P_{in} の増大に伴う利得低下が抑制できるので、従来の負帰還型電力増幅回路の場合よりも帰還量の絶対値を低減することにより、低歪みを維持しつつ高い利得を得ることも可能となる。また、この第 2 実施形態の電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【0 0 5 4】

(第 3 実施形態)

図 3 は、この発明の第 3 実施形態の電力増幅回路の回路図を示している。この

第 3 実施形態の電力増幅回路は、図 1 に示す第 1 実施形態の電力増幅回路の並列負帰還回路 3 3 に、ダイオード D31 とキャパシタンス素子 C31 との直列接続回路を用いたものである。上記ダイオード D31 は、両端信号電圧に対して可変インピーダンス特性を有しているため、負帰還回路のインピーダンスは、その両端に発生する信号電圧に依存する。

【 0 0 5 5 】

したがって、電力増幅器 3 2 に対する負帰還量が入力信号電力によって可変となり、上記可変特性を調整することにより、所定の出力信号電力付近での入力信号電力または出力信号電力の増大または減少による電力増幅器の利得変動を抑制できると共に、所定の出力信号電力付近での電力増幅器の歪みを低減できる。また、上記並列負帰還回路による電力増幅器 3 2 の信号出力端子と信号入力端子との間の直流経路は、キャパシタンス素子 C31 によって遮断されているので、電力増幅器 3 2 のバイアス状態を攪乱することもない。また、この電力増幅回路によれば、ダイオード D31 には直流バイアスを印加する必要がなく、ダイオードの付加的なバイアス回路が不要である。さらに、この電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【 0 0 5 6 】

また、上記並列負帰還回路 3 3 の A 3 - B 3 間のインピーダンス Z_3 の絶対値およびダイオード D31 の非線型性による A 3 - B 3 間のインピーダンス Z_3 の変化率は、キャパシタンス素子 C31 の容量値にも依存する。具体的には、容量値を小さくすると、帰還量が減少して、電力増幅回路 3 1 の利得が増大する一方、入力信号電力 P_{in} に対する帰還量の変化量は減少する。したがって、このキャパシタンス素子 C31 の容量値は、この電力増幅回路の設計事項として、要求される利得、出力および歪み特性に応じて適宜設定される。

【 0 0 5 7 】

(第 4 実施形態)

図 4 は、この発明の 4 実施形態の電力増幅回路の回路図を示している。この第 4 実施形態の電力増幅回路は、図 3 に示す第 3 実施形態の電力増幅回路のダイオ

ードD31の代わりに、バイポーラトランジスタTr41のベース－エミッタ間の接合を用いたものである。この第4実施形態では、バイポーラトランジスタTr41のコレクタはベースに接続されているが、コレクタは開放状態であってもよい。また、ダイオードとして、バイポーラトランジスタTr41のベース－コレクタ間の接合を用いてもよい。また、バイポーラトランジスタTr41の代わりに電界効果トランジスタを用い、バイポーラトランジスタTr41のベース、コレクタおよびエミッタのそれぞれに電界効果トランジスタのゲート、ドレインおよびソースを対応させて接続し、ゲート－ソース間またはゲート－ドレイン間の接合を上記ダイオードとして用いてもよい。

【0058】

図5は、図4における並列負帰還回路43のみについて、一方のB4端を接地し、他方のA4端から信号を入力したときの、A4端から見たインピーダンスZ1の入力信号電力依存性を示している。ここで、信号周波数は1.95GHz、キャパシタンス素子C41の容量値は3pF、バイポーラトランジスタTr41としてはガリウムヒ素HBTを用い、ベース－エミッタの接合面積は102.4 μm^2 である。図5より、入力信号電力の増加に伴い、A4－B4間のインピーダンスZ4の実部は殆ど変化しないが虚部は絶対値が増大していく。したがって、この並列負帰還回路43は、電力増幅器42の入力信号電力Pinの増加に伴ってインピーダンスZ4が増大し、帰還量が低下するので、この第4実施形態の電力増幅回路41の飽和動作付近での利得低下が抑制され、高効率動作可能な電力増幅回路を実現できる。

【0059】

(第5実施形態)

図6は、この発明の第5実施形態の電力増幅回路の回路図を示している。この第5実施形態の電力増幅回路は、図1に示す第1実施形態の電力増幅回路の並列負帰還回路13に、順方向が互いに対向するように直列接続された第1のダイオードD51および第2のダイオードD52を用いたものである。

【0060】

上記ダイオードD51、D52は、両端信号電圧に対して可変インピーダンス特性

を有しており、入力信号電力に応じた電力増幅器 5 2 の入力信号電力または出力信号電力に応じた電力増幅器 5 2 の出力端信号電圧によって、ダイオード D51, D52 のインピーダンスが変化するため、電力増幅器 5 2 に対する負帰還量が可変となり、上記可変特性を調整することにより、所定の出力信号電力付近での入力信号電力または出力信号電力による増幅器の利得変動を抑制できると共に、所定の出力信号電力付近での電力増幅回路 5 1 の歪みを低減できる。また、この第 5 実施形態では、ダイオード D51, D52 が互いに逆バイアス方向に接続されているため、いずれのダイオードも直流的には非導通状態にあり、上記並列負帰還回路による電力増幅器 5 2 の信号出力端子と信号入力端子との間の直流経路は遮断されており、第 3 および第 4 実施形態のようにキャパシタンス素子を付加しなくても、電力増幅器のバイアス状態に攪乱をきたさない。また、この電力増幅回路によれば、ダイオードには直流バイアスを印加する必要がなく、ダイオードの付加的なバイアス回路が不要である。さらに、この電力増幅回路によれば、付加的な入力信号電力検出手段や負帰還量制御手段が不要であり、電力増幅回路の小型化が可能となる。

【 0 0 6 1 】

(第 6 実施形態)

図 7 は、この発明の第 6 実施形態の電力増幅回路の回路図を示している。この第 6 実施形態の電力増幅回路は、図 6 に示す第 5 実施形態の電力増幅回路のダイオード D51, D52 の代わりに、第 1 のバイポーラトランジスタ Tr61 および第 2 のバイポーラトランジスタ Tr62 のベース－エミッタ間接合を用いたものである。この第 6 実施形態では、Tr61 および Tr62 のそれぞれのコレクタはそれぞれのベースに短絡されているが、コレクタは開放状態であってもよい。また、ダイオードとして、バイポーラトランジスタのベース－コレクタ間の接合を用いてもよい。また、第 1, 第 2 のバイポーラトランジスタ Tr61, Tr62 の代わりに電界効果トランジスタを用い、第 1, 第 2 のバイポーラトランジスタ Tr61, Tr62 のベース、コレクタおよびエミッタのそれぞれに電界効果トランジスタのゲート、ドレインおよびソースを対応させて接続して、ゲート－ソース間またはゲート－ドレイン間の接合を上記ダイオードとして用いてもよい。

【 0 0 6 2 】

図 8 は、図 7 に示す並列負帰還回路 6 3 のみについて、一方の B 6 端を接地し、他方の A 6 端から信号を入力したときの A 6 端から見たインピーダンス Z_6 の入力信号電力依存性を示している。ここで、信号周波数は 1.95 GHz、第 1、第 2 のバイポーラトランジスタ Tr61, Tr62 としてはガリウムヒ素 HBT を用い、ベース-エミッタの接合面積は、第 1、第 2 のバイポーラトランジスタ Tr61, Tr62 の合計の接合面積を $179.2 \mu\text{m}^2$ で一定として、第 1、第 2 のバイポーラトランジスタ Tr61, Tr62 のベース-エミッタ接合面積比を (9 : 5)、(8 : 6)、(1 : 1) とした場合を示している。図 8 において、黒丸印はベース-エミッタ接合面積比が (9 : 5)、白丸印はベース-エミッタ接合面積比が (8 : 6)、黒三角印はベース-エミッタ接合面積比が (1 : 1) のときのインピーダンス Z_6 の実部と虚部を示している。

【 0 0 6 3 】

図 8 より、入力信号電力の増加に伴って、インピーダンス Z_6 の実部は殆ど変化しないが、虚部は絶対値が増大していく。したがって、この並列負帰還回路 6 3 は、電力増幅器 6 2 の入力信号電力 P_{in} の増加に伴ってインピーダンス Z_6 が増大し、帰還量が低下するので、この電力増幅回路 6 1 の飽和動作付近での入力信号電力 P_{in} の増加による利得低下が抑制され、高効率動作可能な電力増幅回路を実現できる。また、第 1、第 2 のバイポーラトランジスタ Tr61 と Tr62 の接合面積比を (1 : 1) からずらした方が入力信号電力が増大したときのインピーダンスの変化が大きく、負帰還回路の両端信号電圧に対する負帰還量の変化を大きくすることができ、より自由度の高い負帰還の可変特性が得られる。また、この第 6 実施形態では、上記第 1、第 2 のダイオード D51, D52 が同一である場合の負帰還回路の両端電圧に対する負帰還の変化量を、より接合面積の小さいダイオードで実現することが可能となり、電力増幅回路の小型化が可能となる。

【 0 0 6 4 】

(第 7 実施形態)

図 9 は、この発明の第 7 実施形態の電力増幅回路の回路図を示している。この第 7 実施形態の電力増幅回路は、図 6 に示す第 5 実施形態の電力増幅回路のダイ

オードD51,D52の代わりに、1つのバイポーラトランジスタTr71のベース—コレクタ間接合およびベース—エミッタ間接合を用いたものである。上記バイポーラトランジスタTr71のベース自体は開放状態となる。この第7実施形態の電力増幅回路によれば、第6実施形態の電力増幅回路のように複数のトランジスタを使用する必要がなく、また、トランジスタのベース,エミッタおよびコレクタの各端子に設ける必要がある外部との接続用電極数を低減できるので、並列負帰還回路の小型化が可能となる。

【 0 0 6 5 】

上記第1～第7実施形態において、電力増幅器を構成する増幅用デバイスとしては、シリコンやガリウムヒ素等の半導体を用いたバイポーラトランジスタや電界効果トランジスタが用いられる。したがって、上記各実施形態のごとく、ダイオードとしてバイポーラトランジスタのベース—エミッタ間またはベース—コレクタ間の接合や、電界効果トランジスタのゲート—ソース間またはゲート—ドレイン間の接合を用いることにより、これらダイオードを、増幅用のバイポーラトランジスタや電界効果トランジスタと同一の半導体基板上に形成できるため、電力増幅回路の小型化が容易にできる。

【 0 0 6 6 】

さらに、上記第1～第7実施形態の電力増幅回路は、携帯電話に代表される移動体通信システムや無線LAN(ローカル・エリア・ネットワーク)システム等で使用される電池動作の無線通信装置に用いられることにより、特に高効率動作の効果を発揮する。

【 0 0 6 7 】

(第8実施形態)

図10は、この発明の第8実施形態の通信装置を示すものである。この通信装置81は、図10に示すように、電力増幅器段82と、電圧供給手段83と、通信装置の主電源としてのバッテリー84(このバッテリーは通信装置内の各回路部を駆動するが図示しない)と、フィルタ85と、ドライバ増幅器段86と、RF信号をIF信号に変換する周波数変換部87と、低雑音増幅器やフィルタ等で構成される受信用RF部88と、IF/ベースバンド部89と、デュプレクサ90と

、アンテナ 9 1 とを備える。上記電力増幅器段 8 2 , 電圧供給手段 8 3 , バッテリ 8 4 , フィルタ 8 5 およびドライバ増幅器段 8 6 で送信部を構成している。

【 0 0 6 8 】

上記電力増幅器段 8 2 は、所定のアンテナ出力を得るための利得に応じた段数 N の電力増幅器 I V 1 ~ I V M で構成され、ドライバ増幅器段 8 6 , 電力増幅器 I V 1 ~ I V M の少なくとも 1 つに第 1 ~ 第 7 実施形態の電力増幅回路のいずれかを用いている。また、電圧供給手段 8 3 から電力増幅器 8 2 を動作させるためのバイアス電圧 V 1 , V 2 , … , V M が供給される。上記電力増幅器 8 2 がバイポーラトランジスタで構成される場合は、これらバイアス電圧 V 1 , V 2 , … , V M により、バイポーラトランジスタのベースまたはコレクタがバイアスされる。

【 0 0 6 9 】

上記ドライバ増幅器 8 6 や電力増幅器段 8 2 で構成される送信部は、通信装置内で最大の信号電力を扱うため、増幅器の消費電力が大きく、増幅時の歪も生じやすいが、この第 8 実施形態では、送信部にこの発明の電力増幅回路が用いることによって、低歪みでかつ低消費電力で所定のアンテナ出力までの送信信号の増幅が可能となり、通信装置 8 1 の低消費電力化ができる。また、アンテナ 9 1 に近い増幅段ほど大きな信号電力を増幅するので、この発明の電力増幅回路をアンテナ 9 1 により近い増幅器に用いることが通信装置の低消費電力化により効果的である。また、この第 8 実施形態のごとく、通信装置 8 1 がバッテリー駆動型である場合、バッテリー切れまでの通信時間を伸ばすことが可能となる。また、従来と同一の通信時間であれば、より小型のバッテリーを使用することが可能となり、通信装置の小型化、軽量化が可能となる。

【 0 0 7 0 】

さらに、この第 8 実施形態の通信装置が W - C D M A (Wideband Code Division Multiple Access)、I S - 9 5 (CDMA 方式のデジタル携帯電話の米国規格)、P D C (Personal Digital Cellular ; 日本の現行のデジタル携帯電話規格)、P H S (Personal Handiphone System ; パーソナル・ハンディホン・システム)、I M T - 2 0 0 0 (International Mobile Telecommunication 2000) 等の送信用電力増幅回路に隣接チャネル漏洩電力規格に代表される厳しい低歪み特性が要求

される通信システムで使用される場合、送信用電力増幅回路の低歪みと高効率の両立が可能であり、この発明のより望ましい実施形態となる。

【 0 0 7 1 】

(第 9 実施形態)

図 1 5 はこの発明の第 9 実施形態の電力増幅回路の回路図を示している。この第 9 実施形態の電力増幅回路は、帰還抵抗を除き第 3 実施形態の図 3 に示す電力増幅回路と同一の構成をしており、同一構成部は同一参照番号を付して説明を省略する。

【 0 0 7 2 】

図 1 5 に示すように、ダイオード D31 のアノードに帰還抵抗 R30 の一端を接続し、その帰還抵抗 R30 の他端を電力増幅器 3 2 の信号入力端子に接続している。このように、この第 9 実施形態の電力増幅回路 9 1 は、図 1 に示す第 1 実施形態の電力増幅回路 1 1 の並列負帰還回路 3 3 に、帰還抵抗 R30 とダイオード D31 とキャパシタンス素子 C31 とを順に直列に接続した直列接続回路を用いたものである。上記帰還抵抗 R30 とダイオード D31 とキャパシタンス素子 C31 で構成された負帰還回路 3 5 は、両端の A 3 - B 3 間にインピーダンス Z 3 を有する。

【 0 0 7 3 】

上記構成の電力増幅回路 9 1 は、第 3 実施形態の電力増幅回路と同様の効果を有すると共に、負帰還回路 3 5 に用いた帰還抵抗 R30 の抵抗値を調整することによって、負帰還回路の負帰還量の絶対値およびインピーダンスの変化率を任意に設定することができる。

【 0 0 7 4 】

なお、上記第 9 実施形態では、帰還抵抗 R30 とダイオード D31 とキャパシタンス素子 C31 とを順に直列に接続した直列接続回路を負帰還回路に用いたが、ダイオードと帰還抵抗とキャパシタンス素子とを順に直列に接続した直列接続回路またはダイオードとキャパシタンス素子と帰還抵抗とを順に直列に接続した直列接続回路を負帰還回路に用いてもよい。

【 0 0 7 5 】

(第 1 0 実施形態)

図 1 6 はこの発明の第 1 0 実施形態の電力増幅回路の回路図を示している。この第 1 0 実施形態の電力増幅回路は、図 1 に示す第 1 実施形態の電力増幅回路の並列負帰還回路 3 3 に、ダイオード D 31 とキャパシタンス素子 C 31 との直列接続回路を用いたものである。図 1 6 に示すように、この電力増幅回路 1 1 1 は、ダイオード D 111 のカソードとキャパシタンス素子 C 111 との間の接続点をバイアス用接地抵抗 R 112 を介して接地している。また、上記ダイオード D 111 のアノード側の電力増幅器 1 1 2 の信号入力端子にバイアス抵抗 R 111 を介してバイアス電源 V b を接続している。

【 0 0 7 6 】

この第 1 0 実施形態の電力増幅回路 1 1 1 は、第 3 実施形態の図 3 に示す電力増幅回路 3 1 において、電力増幅器 1 1 2 のバイアス電源 V b およびバイアス抵抗 R 111、ダイオード D 111 のバイアス用接地抵抗 R 112 が付加された構成である。上記バイアス電源 V b は、電力増幅器 1 1 2 がバイポーラトランジスタで構成される場合には、ベースバイアス電源またはコレクタバイアス電源であり、電力増幅器 1 1 2 が電界効果トランジスタで構成される場合には、ゲートバイアス電源またはドレインバイアス電源である。この第 1 0 実施形態のバイアス電源 V b はベースバイアス電源である。上記バイアス電源 V b からダイオード D 111、接地抵抗 R 112 を経由して接地に至る経路は、直流的に導通状態にあり、ダイオード D 111 は、バイアス電源 V b によってバイアスされる。上記ダイオード D 111 とキャパシタンス素子 C 111 で構成された負帰還回路 1 1 3 は、両端の A 1 1 - B 1 1 間にインピーダンス Z 1 1 を有する。

【 0 0 7 7 】

上記第 1 0 実施形態の電力増幅回路 1 1 1 では、ダイオード D 111 のバイアスを調整することによって、その両端信号電圧による可変インピーダンス特性を上記第 3 実施形態の電力増幅回路よりも高い自由度で設定する可能であり、電力増幅器の歪みをさらに低減することができる。

【 0 0 7 8 】

たとえば、ダイオード D 111 をそのオン電圧付近にバイアスすれば、ダイオード D 111 の両端電圧の増減によって、ダイオード D 111 はオフ状態からオン状態ま

で大きく特性変化するため、広い可変インピーダンス特性が得られる。一方、ダイオードD111をそのオン電圧より十分高い電圧にバイアスすれば、両端信号電圧の増減によっても、ダイオードD111はオフ状態までは特性変化しないため、比較的狭い可変インピーダンス特性が得られる。

【 0 0 7 9 】

また、この第10実施形態の電力増幅回路111においても、ダイオードD111は、電力増幅器112のバイアス電源によってバイアスされるため、付加的な制御電圧発生手段は不要である。ただし、上記第3実施形態の電力増幅回路と異なり、ダイオードD111へのバイアスによって、電力増幅器112のバイアスが影響を受けるので、ダイオードD111に流れる電流によって生じるバイアス抵抗R111での電圧降下分に見合うだけ、バイアス抵抗R111の抵抗値やバイアス電源Vbの電圧値を調整する必要がある。

さらに、この発明の第10実施形態の電力増幅回路111においても、付加的な入力信号電力検出手段および付加的な負帰還量制御手段が不要であり、低歪み電力増幅回路の小型化が可能となる。

【 0 0 8 0 】

(第11実施形態)

図17はこの発明の第11実施形態の電力増幅回路の回路図を示している。この第11実施形態の電力増幅回路は、図16に示す第10実施形態の電力増幅回路において、ダイオードD111をバイポーラトランジスタTr121のベース-エミッタ間の接合で構成したものである。図17に示すように、この電力増幅回路121は、バイポーラトランジスタTr121のエミッタとキャパシタンス素子C121との間の接続点をバイアス用接地抵抗R122を介して接地している。また、上記バイポーラトランジスタTr121のコレクタ側の電力増幅器112の信号入力端子にバイアス抵抗R121を介してバイアス電源Vbを接続している。

【 0 0 8 1 】

なお、上記電力増幅回路121では、バイポーラトランジスタTr121のコレクタはベースに短絡されているが、コレクタは開放状態であってもよい。また、ダイオードとして、バイポーラトランジスタTr121のベース-コレクタ間の接合を

用いてもよい。上記バイポーラトランジスタTr121とキャパシタンス素子C121で構成された負帰還回路123は、両端のA12-B12間にインピーダンスZ12を有する。

【0082】

上記電力増幅回路121を構成するときに、電力増幅器122やダイオードとして動作するバイポーラトランジスタTr121を個別部品で構成する場合と、これらを同一の半導体基板上に形成したICとして構成される場合がある。

【0083】

上記電力増幅回路121がICとして構成され、電力増幅器122がバイポーラトランジスタを増幅素子として構成されている場合には、上記ダイオードをバイポーラトランジスタTr121で構成すれば、上記増幅素子としてのバイポーラトランジスタと同一製造工程でバイポーラトランジスタTr121を製造できるため、製造工程を増やすことなく、電力増幅器122の製造工程時に負帰還回路123も同時に製造できる。

【0084】

また、上記第11実施形態の電力増幅回路121のバイポーラトランジスタTr121の代わりに電界効果トランジスタを用いてもよい。さらに、電力増幅回路121がICとして構成され、電力増幅器122が電界効果トランジスタを増幅素子として構成されている場合に、製造工程の簡素化の点でより好ましい。

【0085】

(第12実施形態)

図18はこの発明の第12実施形態の電力増幅回路の回路図であり、第11実施形態の電力増幅回路の具体的な回路を示している。上記第11実施形態の電力増幅回路の電力増幅器122に相当する電力増幅器132が、エミッタ接地のバイポーラトランジスタTr132で構成されている。図18に示すように、この電力増幅回路131は、バイポーラトランジスタTr131のエミッタとキャパシタンス素子C131との間の接続点をバイアス用接地抵抗R132を介して接地している。また、上記バイポーラトランジスタTr131のコレクタ側の電力増幅器112の信号入力端子にバイアス抵抗R131を介してバイアス電源Vbを接続している。上記バ

バイポーラトランジスタ $Tr131$ とキャパシタンス素子 $C131$ で構成された負帰還回路 133 は、両端の $A13 - B13$ 間にインピーダンス $Z13$ を有する。

【0086】

上記構成の電力増幅回路 131 において、電力増幅器 132 のバイポーラトランジスタ $Tr132$ を駆動するために、ベースバイアス電源 Vb には正の電圧が印加されるので、この実施形態のように、ダイオードとして用いるバイポーラトランジスタ $Tr131$ のエミッタ端子（ダイオードのカソード端子に相当）を接地側（抵抗 $R132$ の端子）に接続した方が、ダイオードのバイアスをオフ状態からオン状態までの広範囲に設定できるので、可変インピーダンス特性の調整自由度を高くできる。

【0087】

また、上記ダイオードとして用いるバイポーラトランジスタ $Tr131$ と電力増幅器 132 のバイポーラトランジスタ $Tr132$ のバイアス電流の温度特性を略同一にすることによって、バイポーラトランジスタ $Tr132$ のバイアス電流の温度特性がバイポーラトランジスタ $Tr131$ のバイアス電流の温度特性によって補償され、温度補償された安定した動作が可能になる。

【0088】

また、上記第 12 実施形態の電力増幅回路 131 のバイポーラトランジスタ $Tr131$ の代わりに電界効果トランジスタを用いてもよい。さらに、上記電力増幅回路 131 が IC として構成され、電力増幅器 132 が電界効果トランジスタを増幅素子として構成されている場合に、製造工程の簡素化の点でより好ましい。

【0089】

（第 13 実施形態）

図 19 はこの発明の第 13 実施形態の電力増幅回路の回路図を示している。この第 13 実施形態の電力増幅回路 141 は、電界効果トランジスタを電力増幅素子およびダイオードとして用いた場合の実施の形態を示すものであり、第 10 実施形態の図 16 に示す電力増幅器 112 が、ソース接地の電界効果トランジスタ $F142$ で構成され、負帰還回路 113 は電界効果トランジスタ $F141$ のゲート (G) - ソース (S) 間接合とキャパシタンス素子 $C141$ との直列接続回路で構成されて

いる。上記電界効果トランジスタ F141 とキャパシタンス素子 C141 で構成された負帰還回路 143 は、両端の A14 - B14 間にインピーダンス Z14 を有する。

【0090】

上記ダイオードとして用いられる電界効果トランジスタ F141 のゲートを電界効果トランジスタ F142 のドレインバイアス電源 Vb に接続し、電界効果トランジスタ F141 のソースを接地抵抗 R142 を介して接地している。なお、上記電界効果トランジスタ F141 のドレインは開放状態になっているが、電界効果トランジスタ F141 のソースと接続されてもよい。

【0091】

上記ドレインバイアス電源 Vb から正の電圧が印加されるので、この実施形態のように、ダイオードとして用いる電界効果トランジスタ F141 のソース端子（ダイオードのカソード端子に相当）を接地側（抵抗 R142 の端子）に接続した方が、ダイオードのバイアスをオフ状態からオン状態まで広範囲に設定できるので、可変インピーダンス特性の調整自由度を高くできる。

【0092】

（第14実施形態）

図20はこの発明の第14実施形態の電力増幅回路の回路図を示している。この第14実施形態の電力増幅回路は、帰還抵抗 R113 を除き第10実施形態の図16に示す電力増幅回路と同一の構成をしており、同一構成部は同一参照番号を付して説明を省略する。

【0093】

図16に示すように、ダイオード D111 のアノードに帰還抵抗 R113 の一端を接続し、その帰還抵抗 R113 の他端を電力増幅器 112 の信号入力端子に接続している。このように、この第14実施形態の電力増幅回路 151 は、帰還抵抗 R113 とダイオード D111 とキャパシタンス素子 C111 とを順に直列に接続した直列接続回路を用いたものである。上記帰還抵抗 R113 とダイオード D111 とキャパシタンス素子 C111 で構成された負帰還回路 153 は、両端の A15 - B15 間にインピーダンス Z15 を有する。

【 0 0 9 4 】

上記構成の電力増幅回路 1 5 1 は、第 3 実施形態の電力増幅回路と同様の効果を有すると共に、負帰還回路 1 5 3 に用いた帰還抵抗 R113 の抵抗値を調整することによって、負帰還回路の負帰還量の絶対値およびインピーダンスの変化率を任意に設定することができる。

【 0 0 9 5 】

なお、上記第 1 4 実施形態では、帰還抵抗 R113 とダイオード D111 とキャパシタンス素子 C111 とを順に直列に接続した直列接続回路を負帰還回路に用いたが、ダイオードとキャパシタンス素子と帰還抵抗とを順に直列に接続した直列接続回路を負帰還回路に用いてもよい。また、ダイオードとキャパシタンス素子とを直列接続した回路の両端に夫々帰還抵抗を接続した直列接続回路を負帰還回路に用いてもよい。さらに、ダイオードと帰還抵抗とキャパシタンス素子とを順に直列に接続した直列接続回路を負帰還回路に用いてもよく、その場合、帰還抵抗のいずれか一端を接地抵抗を介して接地する。

【 0 0 9 6 】

【発明の効果】

以上より明らかなように、この発明の電力増幅回路によれば、携帯電話や無線 LAN などの無線通信システムで要求される低歪みで高効率な電力増幅回路を実現することができる。

【 0 0 9 7 】

また、この発明の通信装置によれば、上記電力増幅回路を送信部に用いることによって、小型化ができると共に、送信信号を低歪みかつ低消費電力で増幅することが可能となり、通信装置の低消費電力化ができる。

【図面の簡単な説明】

【図 1】 図 1 はこの発明の第 1 実施形態の電力増幅回路の回路図である。

【図 2】 図 2 はこの発明の第 2 実施形態の電力増幅回路の回路図である。

【図 3】 図 3 はこの発明の第 3 実施形態の電力増幅回路の回路図である。

【図 4】 図 4 はこの発明の第 4 実施形態の電力増幅回路の回路図である。

【図 5】 図 5 は上記電力増幅回路の並列負帰還回路のインピーダンスの入

力信号電力依存性を示す図である。

【図 6】 図 6 はこの発明の第 5 実施形態の電力増幅回路の回路図である。

【図 7】 図 7 はこの発明の第 6 実施形態の電力増幅回路の回路図である。

【図 8】 図 8 は上記電力増幅回路の並列負帰還回路のインピーダンスの入力信号電力依存性を示す図である。

【図 9】 図 9 はこの発明の第 7 実施形態の電力増幅回路の回路図である。

【図 1 0】 図 1 0 はこの発明の第 8 実施形態の電力増幅回路を用いた通信装置のブロック図である。

【図 1 1】 図 1 1 は従来の電力増幅回路の回路図である。

【図 1 2】 図 1 2 はこの発明の電力増幅回路および従来の電力増幅回路における利得の出力信号電力依存性を示す図である。

【図 1 3】 図 1 3 は従来の他の電力増幅回路の回路図である。

【図 1 4】 図 1 4 (A) はダイオードの直列接続回路を示す図であり、図 1 4 (B) は上記直列接続回路の高周波等価回路を示す図である。

【図 1 5】 図 1 5 はこの発明の第 9 実施形態の電力増幅回路の回路図である。

【図 1 6】 図 1 6 はこの発明の第 1 0 実施形態の電力増幅回路の回路図である。

【図 1 7】 図 1 7 はこの発明の第 1 1 実施形態の電力増幅回路の回路図である。

【図 1 8】 図 1 8 はこの発明の第 1 2 実施形態の電力増幅回路の回路図である。

【図 1 9】 図 1 9 はこの発明の第 1 3 実施形態の電力増幅回路の回路図である。

【図 2 0】 図 2 0 はこの発明の第 1 4 実施形態の電力増幅回路の回路図である。

【符号の説明】

1 1, 2 1, 3 1, 3 4, 4 1, 5 1, 6 1, 7 1, 1 1 1, 1 2 1, 1 3 1, 1 4 1, 1 5 1 …電力増幅回路、

1 2, 2 2, 3 2, 4 2, 5 2, 6 2, 7 2, 1 1 2, 1 2 2, 1 3 2, 1 4 2…電力増幅器、

1 3, 2 3, 3 3, 3 5, 4 3, 5 3, 6 3, 7 3, 1 1 3, 1 2 3, 1 3 3, 1 4 3, 1 5 3…負帰還回路、

8 1…通信装置、

D 1, D 2, D 31, D 51, D 52, D 111…ダイオード、

Tr 41, Tr 61, Tr 62, Tr 71, Tr 121, Tr 131, Tr 132…バイポーラトランジスタ、

F 141, F 142…電界効果トランジスタ、

C 1, C 2, C 31, C 41, C 111, C 121, C 131, C 141…キャパシタンス素子、

R 1, R 2…抵抗、

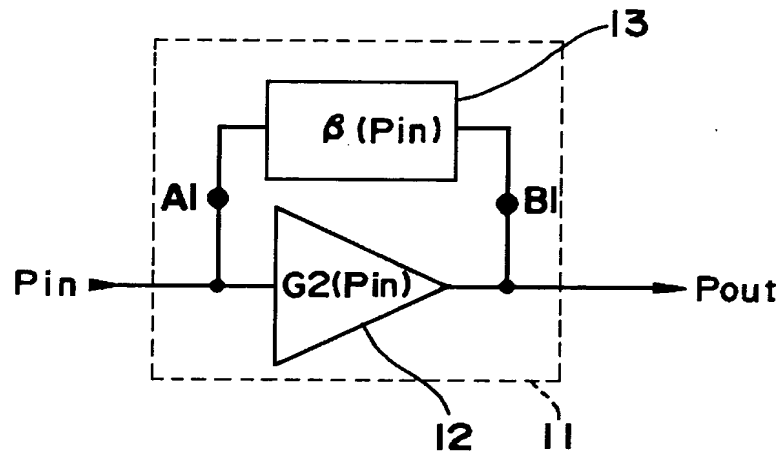
R 30, R 113…帰還抵抗、

R 111, R 121, R 131…バイアス抵抗、

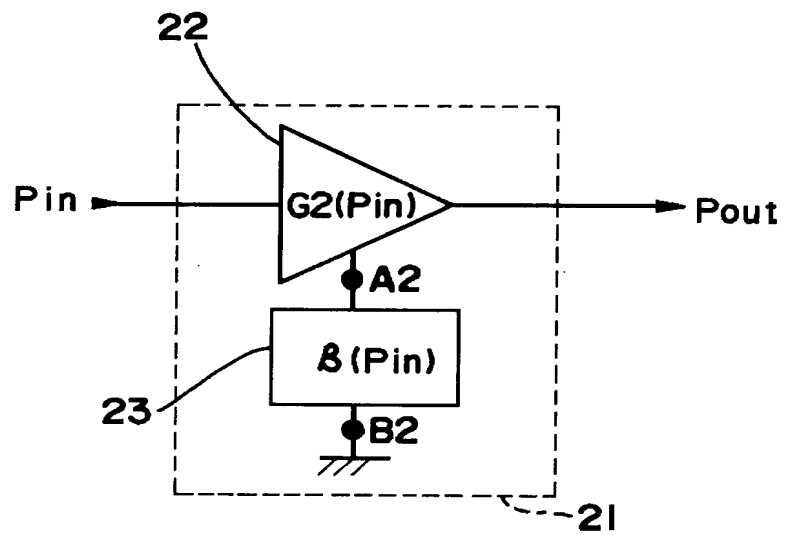
R 112, R 122, R 132, R 142…接地抵抗。

【書類名】 図面

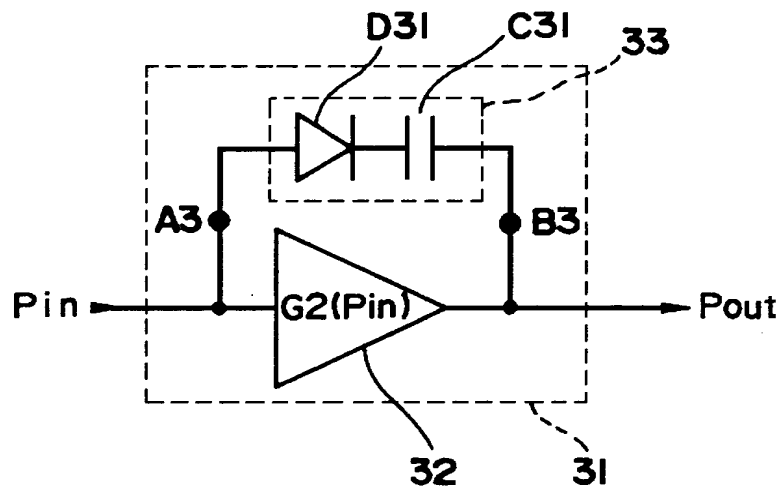
【図 1】



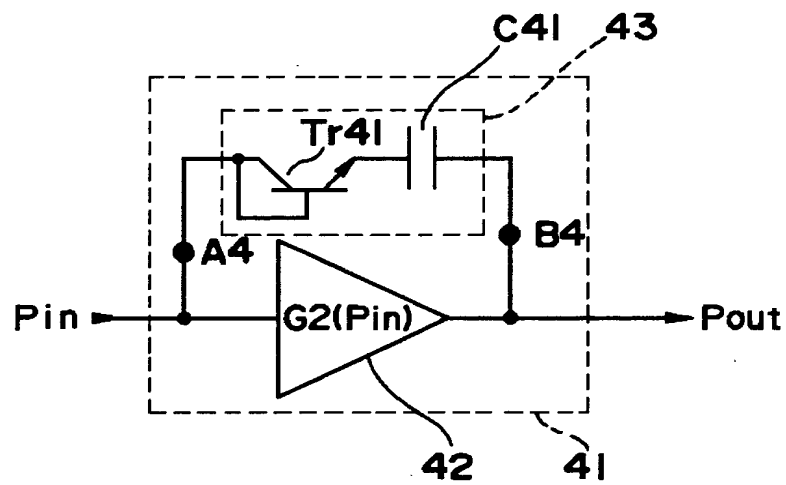
【図 2】



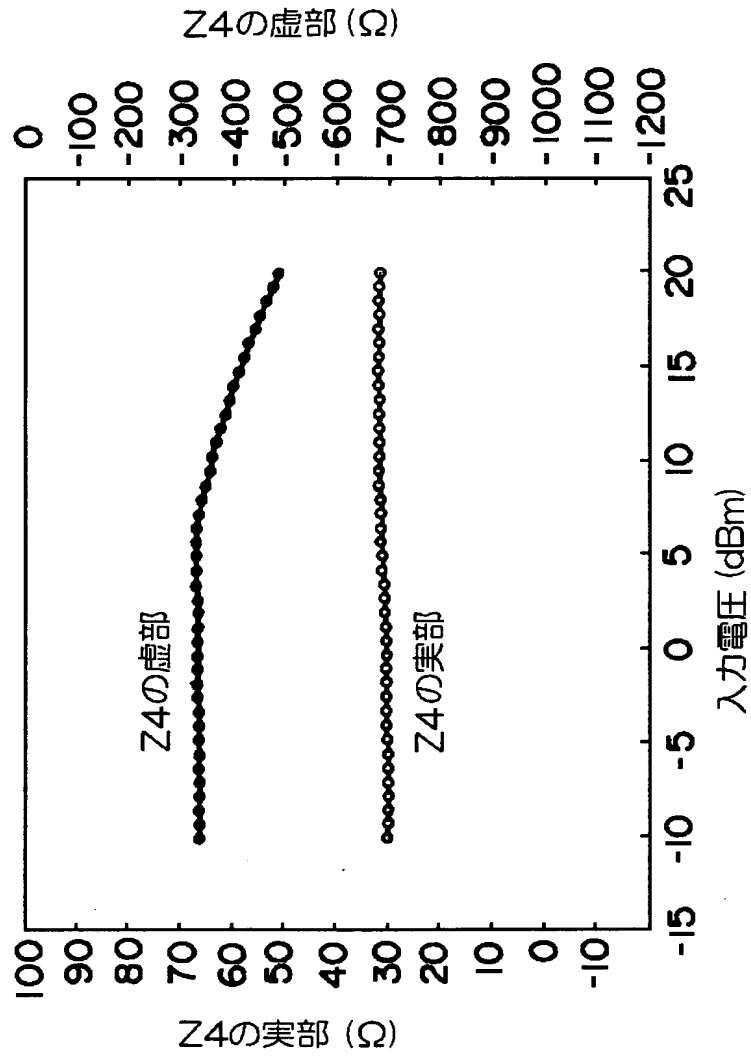
【図 3】



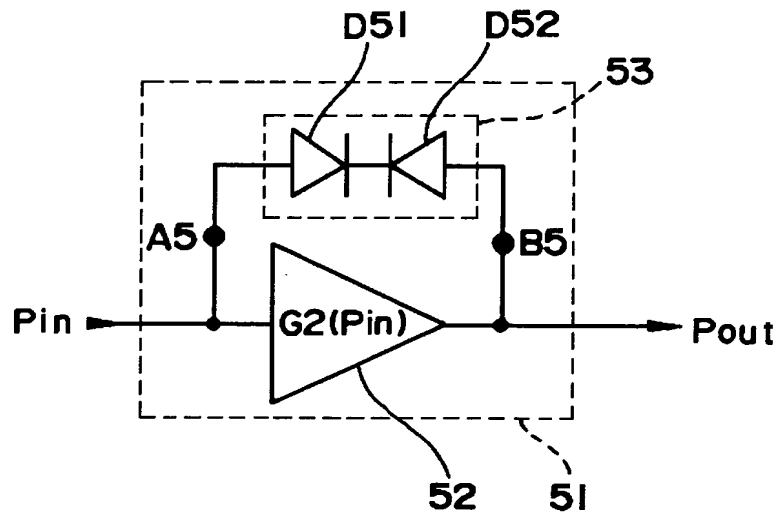
【図 4】



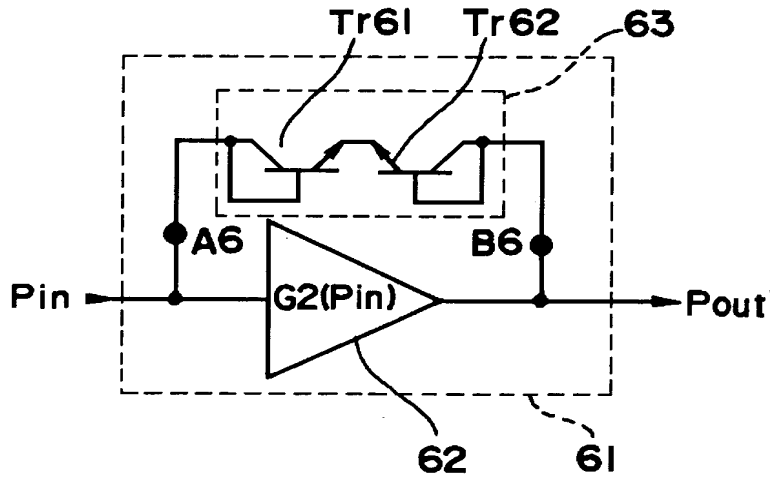
【図 5】



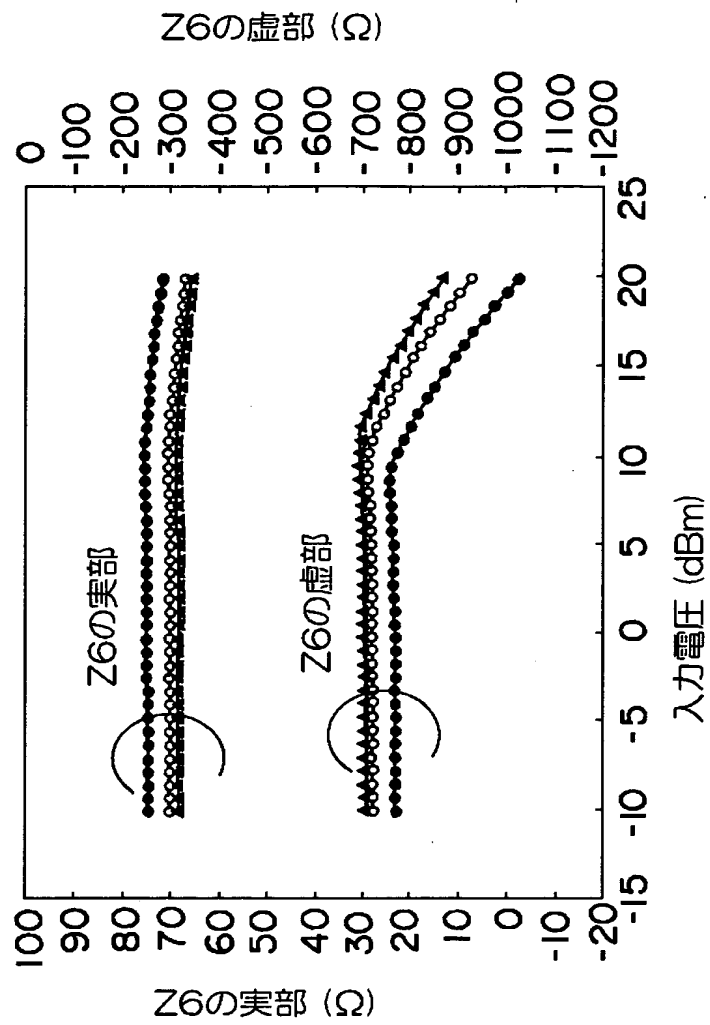
【図 6】



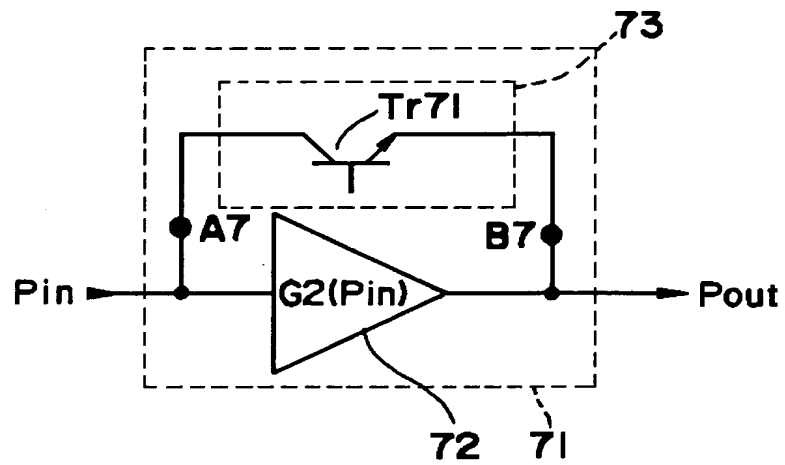
【図 7】



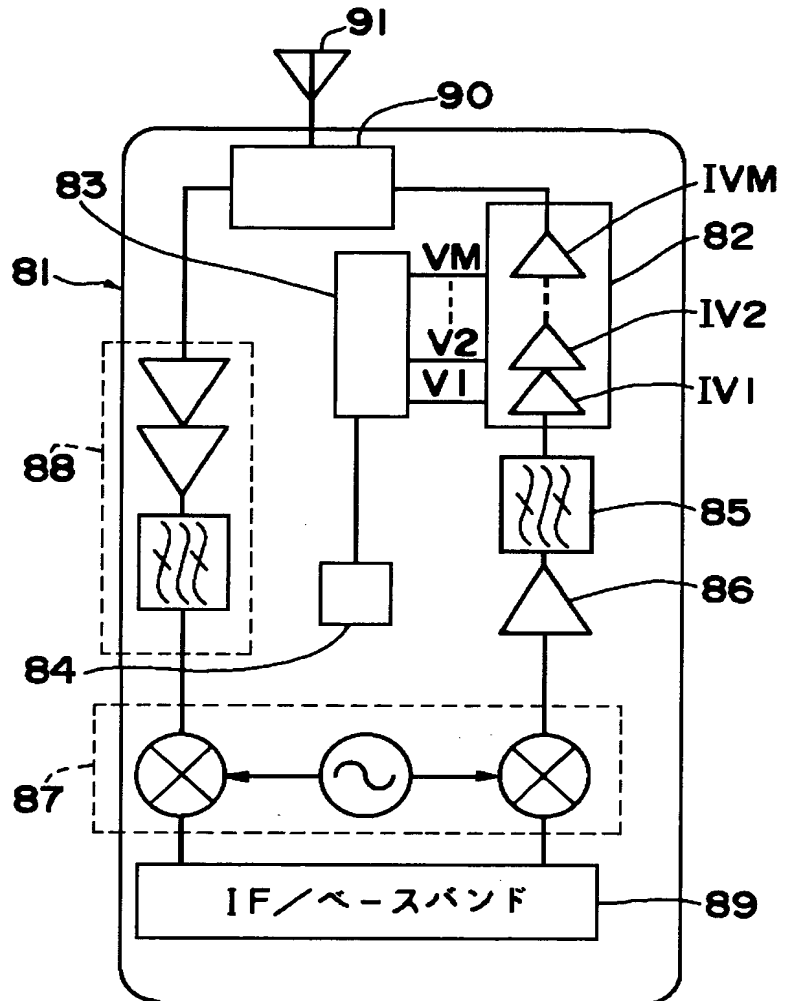
【図 8】



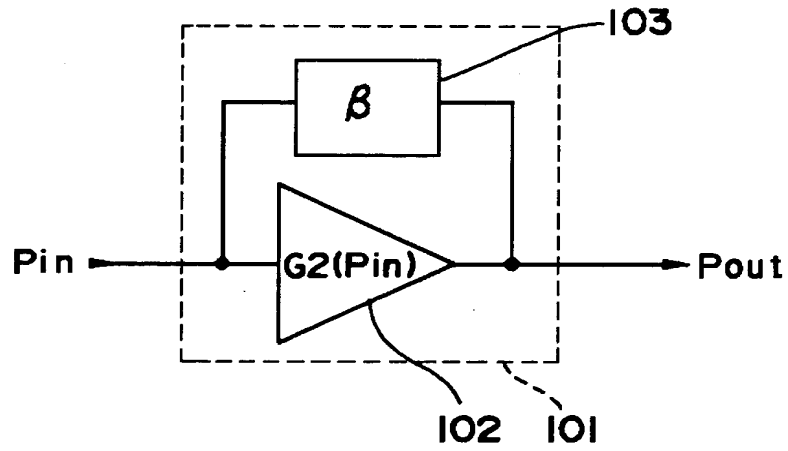
【図 9】



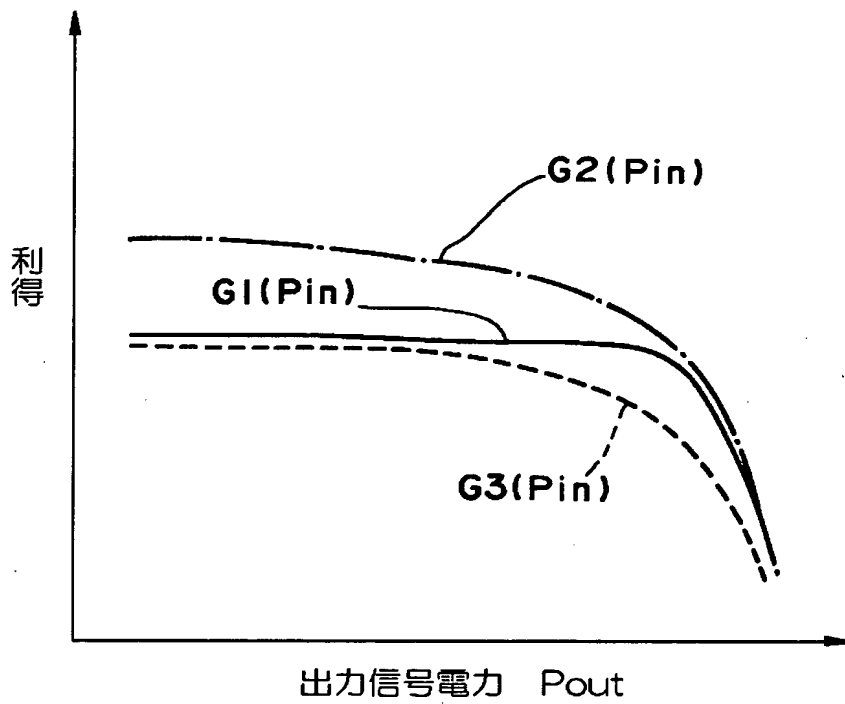
【図10】



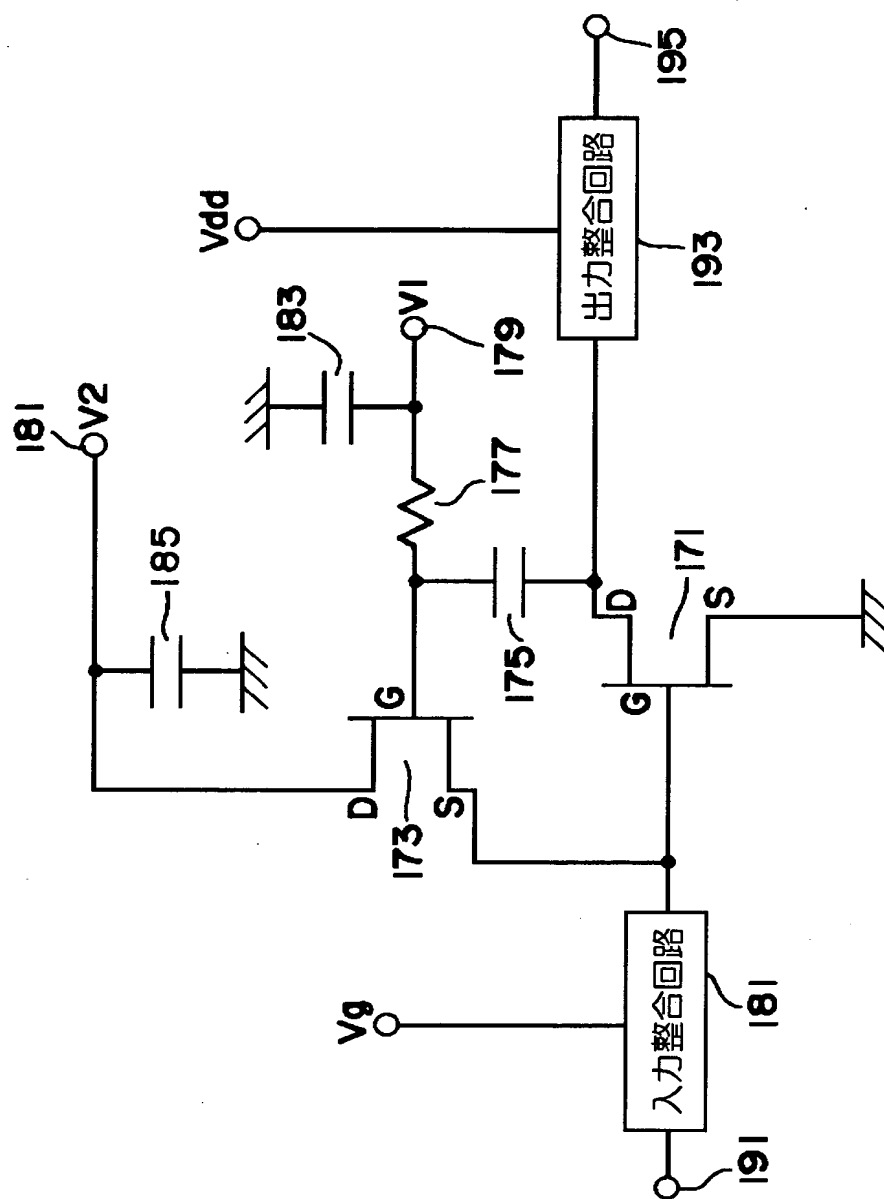
【図 1 1】



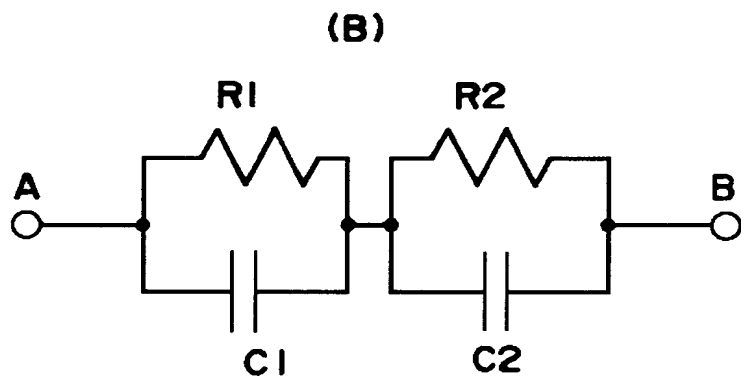
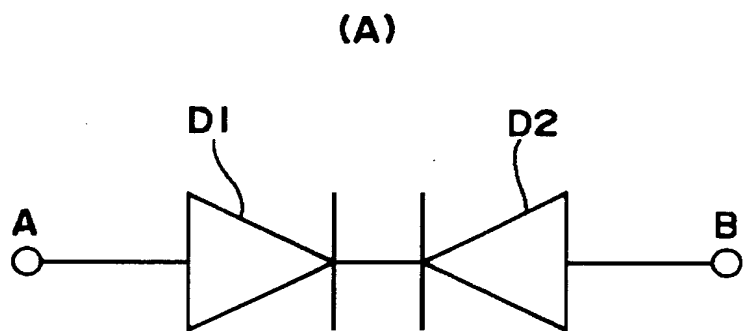
【図 1 2】



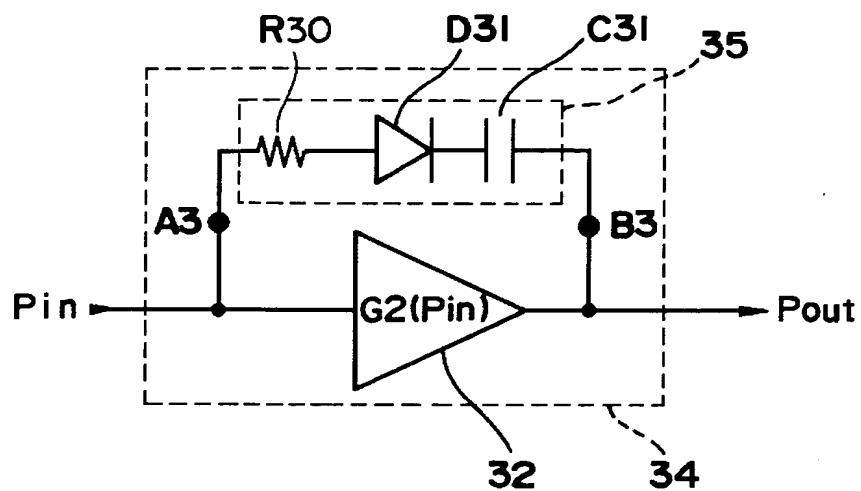
【図 13】



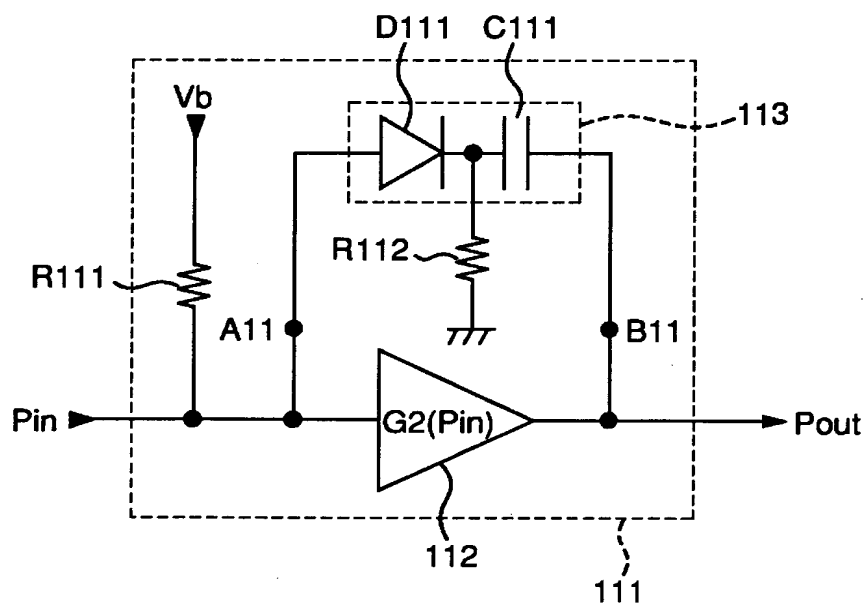
【図 1 4】



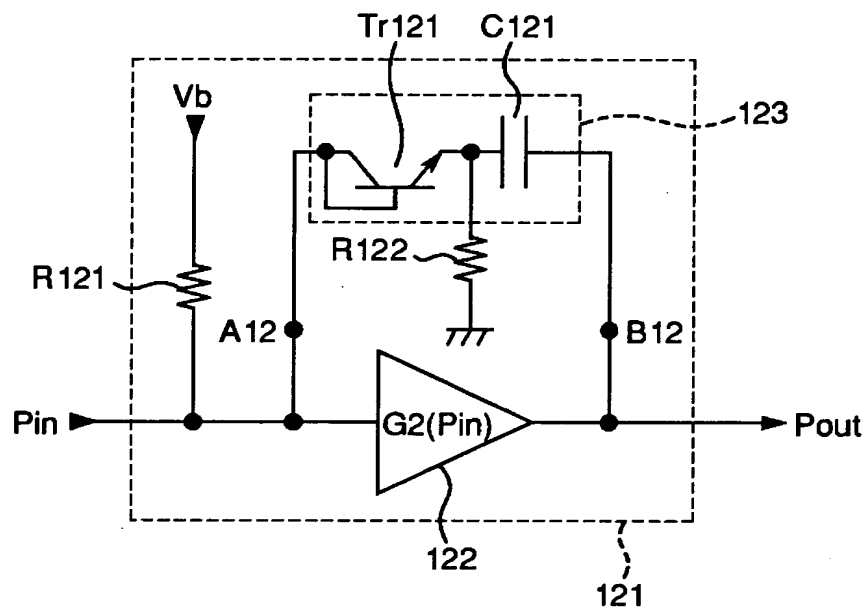
【図 1 5】



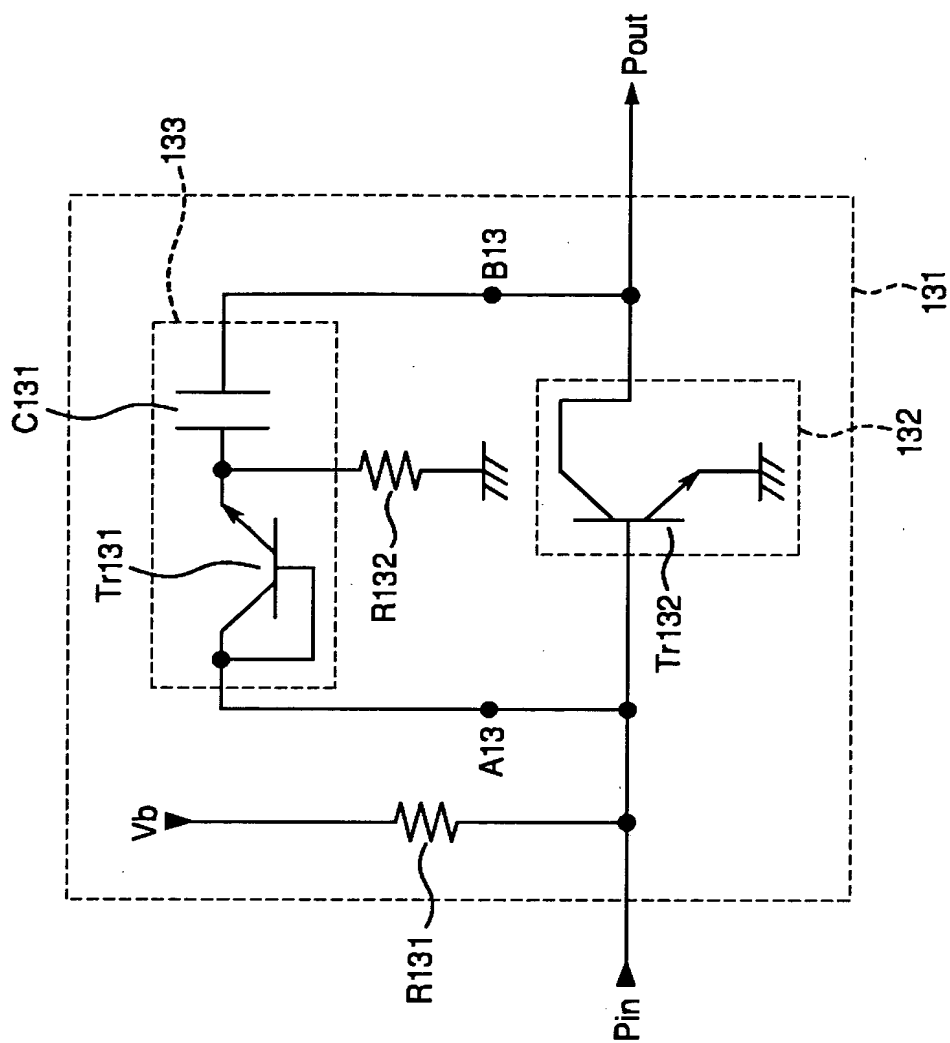
【図 1 6】



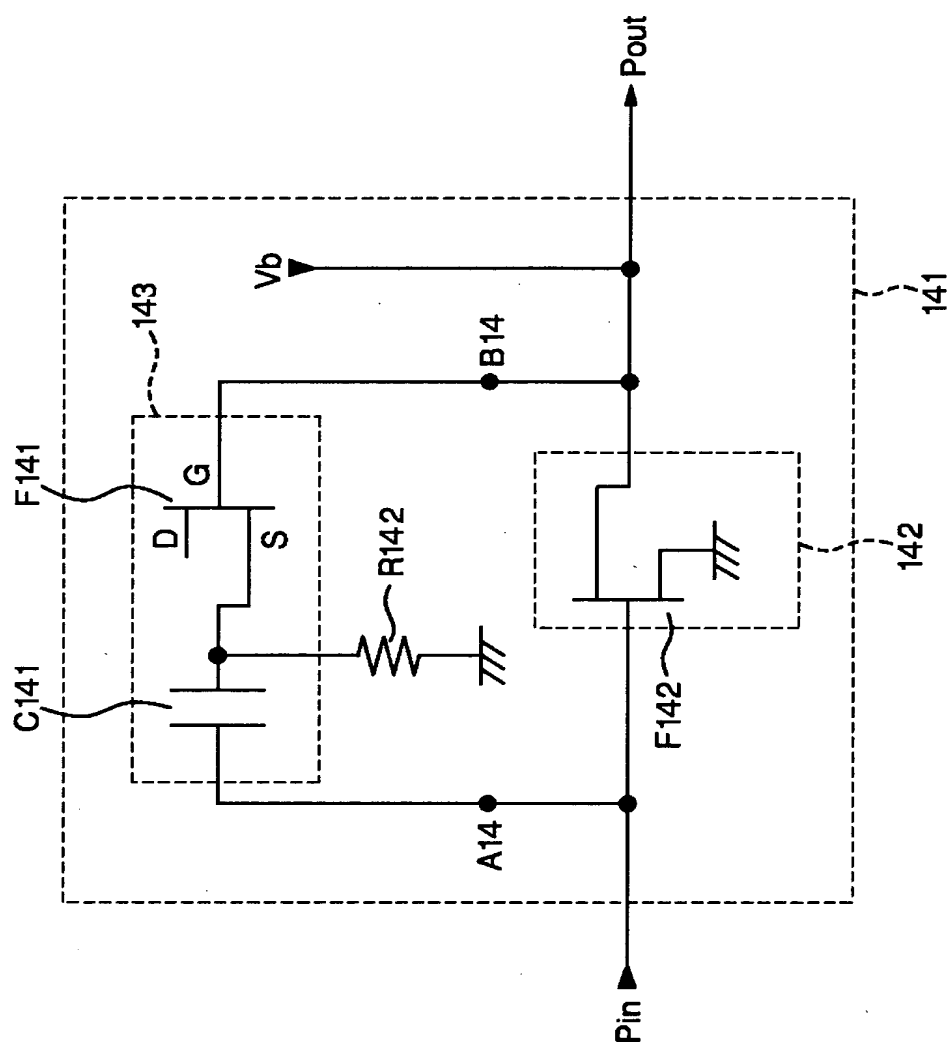
【図 1 7】



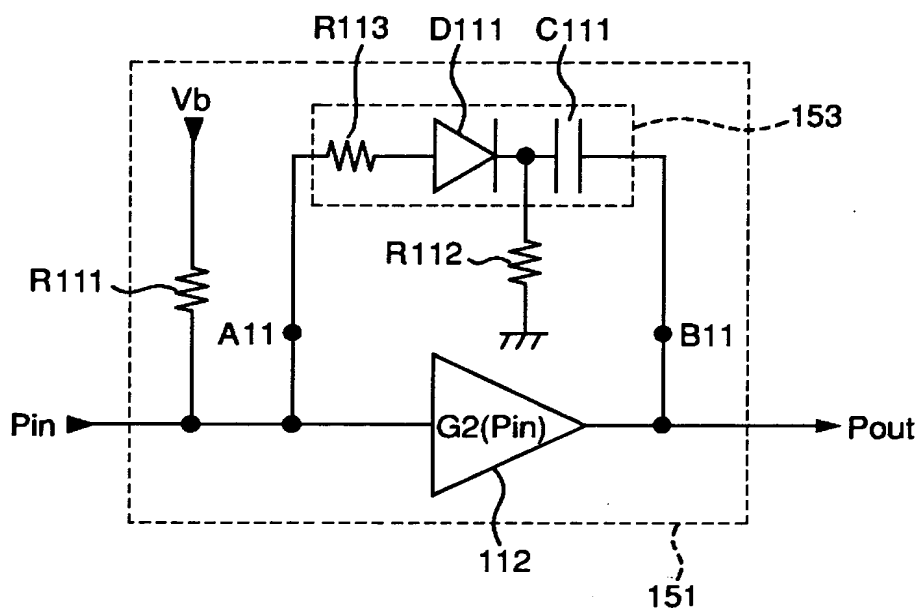
【図 1 8】



【図 1 9】



【図 2 0】



【書類名】 要約書

【要約】

【課題】 飽和動作に近い状態での入力信号電力の増大による電力増幅器の利得の低下を抑制できると共に、小型化が可能な低歪みで高効率な電力増幅回路およびそれを用いた通信装置を提供する。

【解決手段】 電力増幅器 1 2 と、その電力増幅器 1 2 の信号入力端子と信号出力端子との間に接続された負帰還回路 1 3 とを備える。上記負帰還回路 1 3 のインピーダンスがその両端に生じる信号電圧に依存するようにし、負帰還回路 1 3 による電力増幅器 1 2 に対する負帰還量が入力信号電力によって可変となる特性を調整することにより、所定の出力信号電力付近での入力信号電力または出力信号電力の増大または減少による電力増幅器 1 2 の利得変動を抑制する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 0 4 9]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
氏 名	シャープ株式会社